



日 本 国 特 許 庁
JAPAN PATENT OFFICE

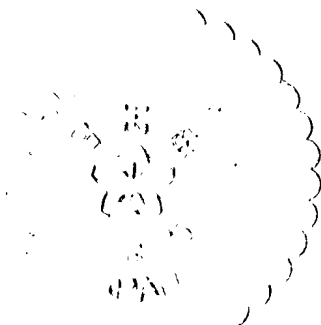
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 3 月 2 6 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 0 8 5 5 2 9
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 0 8 5 5 2 9]

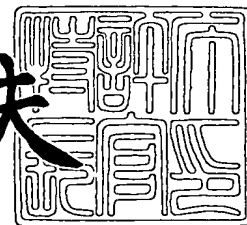
出 願 人 セイコーエプソン株式会社
Applicant(s):



2 0 0 4 年 2 月 3 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 4 - 3 0 0 5 7 9 8

【書類名】 特許願

【整理番号】 J0096039

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/13
G02F 1/133
G09G 3/30
G09G 3/36

【発明者】

【住所又は居所】 長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内

【氏名】 江口 司

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100095728

【弁理士】

【氏名又は名称】 上柳 雅誉

【連絡先】 0 2 6 6 - 5 2 - 3 5 2 8

【選任した代理人】

【識別番号】 100107076

【弁理士】

【氏名又は名称】 藤網 英吉

【選任した代理人】

【識別番号】 100107261

【弁理士】

【氏名又は名称】 須澤 修

【手数料の表示】

【予納台帳番号】 013044

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0109826

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置、電気光学装置、および電子機器

【特許請求の範囲】

【請求項 1】 基板上に形成された第 1 の導電膜と、

該第 1 の導電膜の上層に形成され、当該第 1 の導電膜と平面的に重なる位置にコンタクトホールが形成された層間絶縁膜と、

該層間絶縁膜の上層に形成され、前記コンタクトホールを介して前記第 1 の導電膜に電氣的に接続する第 2 の導電膜とを有し、

前記コンタクトホールは、平面的にみて、前記第 1 の導電膜および前記第 2 の導電膜のうちのいずれか一方からはみ出していることを特徴とする半導体装置。

【請求項 2】 請求項 1 において、前記第 1 の導電膜および前記第 2 の導電膜のうちの一方の導電膜は、前記コンタクトホール全体に平面的に重なるように形成され、他方の導電膜は前記コンタクトホールの一部に平面的に重なるように形成されていることを特徴とする半導体装置。

【請求項 3】 請求項 2 において、前記一方の導電膜は前記第 1 の導電膜であり、前記他方の導電膜は前記第 2 の導電膜であることを特徴とする半導体装置。

【請求項 4】 請求項 2 または 3 において、前記他方の導電膜は、所定のピッチで平行に延びた配線であることを特徴とする半導体装置。

【請求項 5】 請求項 4 において、前記一方の導電膜は、前記他方の導電膜からなる配線と交差する方向に延びた配線であることを特徴とする半導体装置。

【請求項 6】 請求項 2 ないし 5 のいずれかにおいて、前記他方の導電膜は、前記コンタクトホールの一方側に偏った位置で当該コンタクトホールと平面的に重なっていることを特徴とする半導体装置。

【請求項 7】 請求項 2 ないし 5 のいずれかにおいて、前記他方の導電膜は、前記コンタクトホールの両端を避けた位置で当該コンタクトホールと平面的に重なっていることを特徴とする半導体装置。

【請求項 8】 請求項 2 ないし 7 のいずれかにおいて、前記コンタクトホー

ルは長方形の平面形状を有し、

前記他方の導電膜は、当該コンタクトホールの手方向における一部に対して平面的に重なる位置に形成されていることを特徴とする半導体装置。

【請求項 9】 請求項 2 ないし 7 のいずれかにおいて、前記コンタクトホールは矩形の平面形状を有し、

前記他方の導電膜は、当該コンタクトホールの辺に対して斜めに延びていることを特徴とする半導体装置。

【請求項 10】 請求項 1 ないし 9 のいずれかに規定する半導体装置が、電気光学物質を保持する電気光学装置用基板として用いられ、

当該電気光学装置用基板では、画素スイッチング用トランジスタおよび画素電極を備えた画素がマトリクス状に形成されていることを特徴とする電気光学装置。

【請求項 11】 請求項 10 において、前記電気光学物質は、前記電気光学装置用基板と対向基板との間に保持された液晶であることを特徴とする電気光学装置。

【請求項 12】 請求項 10 において、前記電気光学物質は、前記電気光学装置用基板上で発光素子を構成する有機エレクトロルミネッセンス材料であることを特徴とする電気光学装置。

【請求項 13】 請求項 10 ないし 12 のいずれかに規定する電気光学装置を用いたことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、層間絶縁膜のコンタクトホールを電氣的な接続が行われている半導体装置、この半導体装置を用いた電気光学装置、および電子機器に関するものである。

【0002】

【従来の技術】

近年、液晶装置や EL（エレクトロルミネッセンス）ディスプレイパネルに代

表される電気光学装置は、携帯電話機や携帯型コンピュータ、ビデオカメラといった電子機器の表示部として注目を浴びている。このような電気光学装置では、基板上に所定の回路を構成するトランジスタ、ダイオードなどの素子が多数、形成され、これらの素子を電氣的に接続するための多数の配線が形成される。

【0003】

この種の配線には、絶縁膜を介して上下に位置する2層の導電膜を、層間絶縁膜のコンタクトホールを介して電氣的に接続した構成が多用されている。すなわち、図16(A)、(B)、(C)に示すように、第1の導電膜210、この第1の導電膜210と平面的に重なる位置にコンタクトホール221が形成された層間絶縁膜220、およびコンタクトホール221を介して第1の導電膜210に電氣的に接続する第2の導電膜230が基板240上にこの順に積層されており、従来は、第1の導電膜210および第2の導電膜230のいずれもが、コンタクトホール221全体と平面的に重なるように形成されている。このため、第1の導電膜210と第2の導電膜230とは、コンタクトホール221の底部222全体で接触している構成になっている。ここで、第2の導電膜230は、例えば、複数本が平行に延びた配線であり、配線の傍には、第2の導電膜230と同一の層間に形成された第2の導電膜250からなる隣接配線が延びている。

【0004】

【発明が解決しようとする課題】

このような配線は、フォトリソグラフィ技術を用いて形成されるが、同一層に形成された配線同士（上層導電膜230、250同士）の間隔 α は、フォトリソグラフィ技術や露光装置等で決まる設計ルールによって定まり、かつ、従来は、配線を構成する上層導電膜230の幅をコンタクトホール221の寸法よりも大きくする必要がある。このため、配線同士（上層導電膜230、250同士）のピッチ β をこれ以上、狭めることが不可能であるという問題点がある。その結果、例えば、電気光学装置の画素数の増加などに伴って、配線のピッチ β を狭めることが求められても、このような要求に対応できないという問題点がある。

【0005】

以上の問題点を鑑みて、本発明の課題は、設計ルールを変更しなくても、配線

ピッチを狭くできるなど、パターンレイアウトの高集積化を図ることのできる半導体装置、この半導体装置を用いた電気光学装置、および電子機器を提供することにある。

【0006】

【課題を解決するための手段】

上記課題を解決するために、本発明では、基板上に形成された第1の導電膜と

、
該第1の導電膜の上層に形成され、当該第1の導電膜と平面的に重なる位置にコンタクトホールが形成された層間絶縁膜と、該層間絶縁膜の上層に形成され、前記コンタクトホールを介して前記第1の導電膜に電氣的に接続する第2の導電膜とを有し、前記コンタクトホールは、平面的にみて、前記第1の導電膜および前記第2の導電膜のうちのいずれか一方からはみ出していることを特徴とする。

【0007】

本発明において、コンタクトホールは、平面的にみて、第1の導電膜および第2の導電膜のうちのいずれか一方からはみ出しているため、第2の導電膜（あるいは第1の導電膜）の幅をコンタクトホールの寸法よりも狭くすることができる。従って、設計ルールによって定まる第2の導電膜同士（あるいは第1の導電膜同士）の間隔を狭めることができなくても、第2の導電膜同士（あるいは第1の導電膜同士）のピッチを狭めることができる。

【0008】

本発明において、前記第1の導電膜および前記第2の導電膜のうちの一方の導電膜は、例えば、前記コンタクトホール全体に平面的に重なるように形成され、他方の導電膜は前記コンタクトホールの一部に平面的に重なるように形成してもよい。ここで、前記一方の導電膜は、例えば、前記第1の導電膜であり、この場合、前記他方の導電膜は前記第2の導電膜である。

【0009】

本発明において、前記他方の導電膜は、所定のピッチで平行に延びた配線である。また、前記一方の導電膜は、前記他方の導電膜からなる配線と交差する方向

に延びた配線である。

【0010】

本発明において、前記他方の導電膜は、前記コンタクトホール的一方側に偏った位置で当該コンタクトホールと平面的に重なっている構造、あるいは、前記コンタクトホールの両端を避けた位置で当該コンタクトホールと平面的に重なっている構造を採用することができる。

【0011】

本発明において、前記コンタクトホールが長方形の平面形状を有している場合には、前記他方の導電膜は、当該コンタクトホールの長手方向における一部に対して平面的に重なる位置に形成されていることが好ましい。

【0012】

本発明において、前記コンタクトホールが矩形の平面形状を有している場合には、前記他方の導電膜は、当該コンタクトホールの辺に対して斜め方向に延びている構造を採用してもよい。

【0013】

本発明に係る半導体装置は、例えば、電気光学物質を保持する電気光学装置用基板として用いられる。この場合、当該電気光学装置用基板には、例えば、画素スイッチング用トランジスタおよび画素電極を備えた画素がマトリクス状に形成されている。

【0014】

本発明において、前記電気光学物質として、前記電気光学装置用基板と対向基板との間に保持された液晶を用いれば、液晶装置を構成することができる。

【0015】

これに対して、前記電気光学物質として、前記電気光学装置用基板上で発光素子を構成する有機エレクトロルミネッセンス材料を用いれば、ELディスプレイパネルを構成することができる。

【0016】

本発明に係る電気光学装置は、携帯型コンピュータや携帯電話機などといった電子機器において表示部などを構成するのに用いられる。

【0017】

【発明の実施の形態】

図面を参照して、本発明の実施の形態を説明する。

【0018】

【実施の形態1】

図1 (A)、(B)、(C)はそれぞれ、本発明の実施の形態1に係る半導体装置の要部の構成を示す平面図、IA-IA'断面図、およびIB-IB'断面図である。

【0019】

図1 (A)、(B)、(C)に示すように、本形態の半導体装置では、基板240上に薄膜トランジスタや薄膜ダイオードなどの素子(図示せず)が多数形成されているとともに、第1の導電膜210、この第1の導電膜210と平面的に重なる位置にコンタクトホール221が形成された層間絶縁膜220、およびコンタクトホール221を介して第1の導電膜210に電氣的に接続する第2の導電膜230が基板240上にこの順に積層されている。第2の導電膜230は、隣接する第2の導電膜250とともに所定のピッチ β で平行に延びた第2の配線である。これに対して、第1の導電膜210は、第2の導電膜230、250からなる配線と交差する方向に延びた第1の配線である。

【0020】

本形態において、第1の導電膜210は、コンタクトホール221全体に平面的に重なるように形成されている一方、第2の導電膜230はコンタクトホール221の一部に平面的に重なるように形成されている。すなわち、第2の導電膜230は、コンタクトホール221に対して、隣接する第2の導電膜250から遠ざかる方に偏った位置に形成されている。このため、コンタクトホール221は、平面的にみて、第2の導電膜230からはみ出しており、第1の導電膜210と第2の導電膜230とは、コンタクトホール221の底部222の一部のみみ接触している。

【0021】

ここで、コンタクトホール221は長方形の平面形状を有しており、第2の導

電膜 230 は、コンタクトホール 221 の長手方向における一部に対して平面的に重なる方向に延びている。このため、第 2 の導電膜 230 は、コンタクトホール 221 の相対向する一对の長辺 226、227 の双方に対して平面的に重なる方向に延びている一方、コンタクトホール 221 の一对の短辺 228、229 のうち、隣接する第 2 の導電膜 250 からみて遠い方の短辺 228 には平面的に完全に重なっているが、隣接する第 2 の導電膜 250 からみて近い方の短辺 229 には平面的に一切、重なっていない。

【0022】

このように構成した半導体装置において、同一層に形成された配線同士（上層導電膜 230、250 同士）の間隔 α は、フォトリソグラフィ技術や露光装置等で決まる設計ルールによって定まっているが、本形態では、第 2 の導電膜 230 の幅をコンタクトホール 221 全体を余裕をもって覆うような寸法よりも狭くすることができる。従って、設計ルールによって定まる第 2 の導電膜 230、250 同士の間隔 α を狭めなくても、第 2 の導電膜 230、250 同士のピッチ β を狭めることができる。

【0023】

〔実施の形態 2〕

図 2 (A)、(B)、(C) はそれぞれ、本発明の実施の形態 1 に係る半導体装置の要部の構成を示す平面図、IIA-IIA' 断面図、および IIB-IIB' 断面図である。

【0024】

図 2 (A)、(B)、(C) に示すように、本形態の半導体装置でも、実施の形態 1 と同様、第 1 の導電膜 210、この第 1 の導電膜 210 と平面的に重なる位置にコンタクトホール 221 が形成された層間絶縁膜 220、およびコンタクトホール 221 を介して第 1 の導電膜 210 に電氣的に接続する第 2 の導電膜 230 が基板 240 上にこの順に積層されている。第 2 の導電膜 230 は、隣接する第 2 の導電膜 250 とともに所定のピッチ β で平行に延びた第 2 の配線である。これに対して、第 1 の導電膜 210 は、第 2 の導電膜 230、250 からなる配線と交差する方向に延びた第 1 の配線である。

【0025】

本形態において、第1の導電膜210は、コンタクトホール221全体に平面的に重なるように形成されている一方、第2の導電膜230はコンタクトホール221の一部に平面的に重なるように形成され、第2の導電膜230は、コンタクトホール221の両端を避けた位置でのみコンタクトホール221と平面的に重なっている。このため、コンタクトホール221は、平面的にみて、第2の導電膜230からはみ出しており、第1の導電膜210と第2の導電膜230とは、コンタクトホール221の底部222の一部でのみ接触している。

【0026】

ここで、コンタクトホール221は長方形の平面形状を有しており、第2の導電膜230は、コンタクトホール221の長手方向における中央部分に対して平面的に重なる方向に延びている。このため、第2の導電膜230は、コンタクトホール221の相対向する一对の長辺226、227の中央部分に対してのみ平面的に重なる方向に延びている一方、コンタクトホール221の一对の短辺228、229とは一切、重なっていない。

【0027】

このように構成した半導体装置においても、実施の形態1と同様、同一層に形成された配線同士（上層導電膜230、250同士）の間隔 α は、フォトリソグラフィ技術や露光装置等で決まる設計ルールによって定まっているが、本形態では、第2の導電膜230の幅をコンタクトホール221全体を余裕をもって覆うような寸法よりも狭くすることができる。従って、設計ルールによって定まる第2の導電膜230、250同士の間隔 α を狭めなくても、第2の導電膜230、250同士のピッチ β を狭めることができる。

【0028】

[実施の形態3]

図3は、本発明の実施の形態3に係る半導体装置の要部の構成を示す平面図である。

【0029】

図3に示すように、本形態の半導体装置でも、実施の形態1、2と同様、第1

の導電膜 210 と第 2 の導電膜 230 は、層間絶縁膜 220 のコンタクトホール 221 を介して電氣的に接続しているが、第 1 の導電膜 210 は、コンタクトホール 221 全体に平面的に重なるように形成されている一方、第 2 の導電膜 230 はコンタクトホール 221 の一部に平面的に重なるように形成されている。このため、コンタクトホール 221 は、平面的にみて、第 2 の導電膜 230 からはみ出しており、第 1 の導電膜 210 と第 2 の導電膜 230 とは、コンタクトホール 221 の底部 222 の一部でのみ接触している。

【0030】

ここで、第 2 の導電膜 230 は、隣接する第 2 の導電膜 250 と所定の間隔をあけて平行に延びているが、第 1 の導電膜 210 は、第 2 の導電膜 230 と斜めに交差する方向に延びている。このため、第 2 の導電膜 230 は、コンタクトホール 221 の各辺に対して斜めに延びた構成になっている。

【0031】

このように構成した半導体装置でも、実施の形態 1、2 と同様、設計ルールによって定まる第 2 の導電膜 230、250 同士の間隔 α を狭めなくても、第 2 の導電膜 230、250 同士のピッチ β を狭めることができる。

【0032】

[実施の形態 4]

図 4 (A)、(B)、(C) はそれぞれ、本発明の実施の形態 4 に係る半導体装置の要部の構成を示す平面図、IVA-IVA' 断面図、および IVB-IVB' 断面図である。

【0033】

実施の形態 1、2、3 においては、第 1 の導電膜 210 がコンタクトホール 221 全体に平面的に重なるように形成されている一方、第 2 の導電膜 230 はコンタクトホール 221 の一部に平面的に重なるように形成されていたが、本形態のように、その関係を逆にしてもよい。すなわち、図 4 (A)、(B)、(C) に示すように、本形態の半導体装置においても、実施の形態 1、2、3 と同様、第 1 の導電膜 210、この第 1 の導電膜 210 と平面的に重なる位置にコンタクトホール 221 が形成された層間絶縁膜 220、およびコンタクトホール 221

を介して第1の導電膜210に電氣的に接続する第2の導電膜230が基板240上にこの順に積層されている。

【0034】

但し、本形態では、第2の導電膜230は、コンタクトホール221全体に平面的に重なるように形成されている一方、第1の導電膜210はコンタクトホール221の一部に平面的に重なるように形成されている。このため、コンタクトホール221は、平面的にみて、第1の導電膜210からはみ出しており、第1の導電膜210と第2の導電膜230とは、コンタクトホール221の底部222の一部でのみ接触している。

【0035】

このように構成した半導体装置においても、同一層に形成された配線同士（下層導電膜210、260同士）の間隔 α は、フォトリソグラフィ技術や露光装置等で決まる設計ルールによって定まっているが、本形態では、第1の導電膜210の幅をコンタクトホール221全体を余裕をもって覆うような寸法よりも狭くすることができる。従って、設計ルールによって定まる第1の導電膜210、260同士の間隔 α を狭めなくても、第1の導電膜210、260同士のピッチ β を狭めることができる。

【0036】

[電気光学装置への適用例]

次に、代表的な電気光学装置である液晶装置に本発明を適用した例を説明する。なお、各図においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。また、以下の説明では、基板面上で互いに直交する二方向をX方向およびY方向としたときに、走査線が延びている方向をX方向とし、データ線が延びている方向をY方向としたが、それとは反対に、走査線が延びている方向をY方向とし、データ線が延びている方向をX方向として本発明を適用してもよい。

【0037】

(液晶装置の全体構成)

図5 (A)、(B) はそれぞれ、液晶装置をその上に形成された各構成要素と

共に対向基板の側から見た平面図、および対向基板を含めて示す図5 (A) のH-H' 断面図である。

【0038】

図5 (A) において、液晶装置100 (電気光学装置) のTFTアレイ基板10 (半導体装置) には、対向基板20の縁に沿うようにシール材107 (図5 (A) の右下がりの斜線領域) が設けられ、このシール材107によって、TFTアレイ基板10と対向基板20とは所定の間隔をもって貼り合わされている。TFTアレイ基板10の外周側には、基板辺111の側でシール材107と一部重なるようにデータ線駆動回路101が形成され、基板辺113、114の側には走査線駆動回路104が形成されている。また、TFTアレイ基板10において対向基板20からの張り出し領域10cには多数の端子102が形成されている。TFTアレイ基板10において基板辺111と対向する基板辺112には、画像表示領域10aの両側に設けられた走査線駆動回路104をつなぐための複数の配線105が形成されている。

【0039】

対向基板20の4つのコーナー部に相当する領域には、TFTアレイ基板10と対向基板20との間で電氣的導通をとるための基板間導通電極9gおよび基板間導通材106が形成されている。基板間導通電極9gの数などは適時変更可能である。

【0040】

なお、走査線に供給される走査信号の遅延が問題にならないのならば、走査線駆動回路104は片側だけでも良いことは言うまでもない。逆に、データ線駆動回路101を画像表示領域10aの辺に沿って両側に配列してもよい。

【0041】

図5 (B) に示すように、TFTアレイ基板10と対向基板20とは、シール材107によって所定の間隙を介して貼り合わされ、これらの間隙に液晶50が保持されている。シール材107は、TFTアレイ基板10と対向基板20とをそれらの周辺で貼り合わせるための光硬化樹脂や熱硬化性樹脂などからなる接着剤であり、両基板間の距離を所定値とするためのガラスファイバー、あるいはガ

ラスビーズ等のギャップ材が配合されている。

【0042】

詳しくは後述するが、TFTアレイ基板10には、画素電極9aがマトリクス状に形成されている。これに対して、対向基板20には、シール材107の内側領域に遮光性材料からなる周辺見切り用の遮光膜108が形成されている。さらに、対向基板20において、TFTアレイ基板10に形成されている画素電極9aの縦横の境界領域と対向する領域には、ブラックマトリクス、あるいはブラックストライプなどと称せられる遮光膜23が形成され、その第2のには、ITO膜からなる対向電極21が形成されている。

【0043】

このように構成した液晶装置100については、たとえば、投射型表示装置（液晶プロジェクタ）において使用する場合、3枚の液晶装置100がRGB用のライトバルブとして各々使用される。この場合、各液晶装置100の各々には、RGB色分解用のダイクロイックミラーを介して分解された各色の光が投射光として各々入射されることになるので、液晶装置100にはカラーフィルタが形成されていない。但し、後述するように、モバイルコンピュータ、携帯電話機、液晶テレビなどといった電子機器のカラー表示装置として用いる場合には、図示を省略するが、対向基板20において各画素電極9aに対向する領域にRGBのカラーフィルタをその保護膜とともに形成する。

【0044】

（本発明に係る接続構造の適用）

図6は、液晶装置100に用いられる駆動回路内蔵型のTFTアレイ基板10の構成を模式的に示すブロック図である。図7は、TFTアレイ基板10に形成されているデータ線駆動回路101の説明図である。図8（A）、（B）、（C）はそれぞれ、液晶装置100において配線同士をコンタクトホールを介して電氣的に接続した状態を示す平面図、VIIIA-VIIIA' 断面図、およびIIIB-VIIB' 断面図である。

【0045】

図6に示すように、TFTアレイ基板10では、この基板上で互いに直交する

二方向をX方向、およびY方向としたときに、Y方向に延びた複数のデータ線6aと、X方向に延びた複数の走査線3aとが交差する部分に対応して複数の画素100が所定のピッチでマトリクス状に構成され、これらの画素100がマトリクス状に配置されている領域によって、表示が実際に行われる画像表示領域10aが構成されている。

【0046】

TFTアレイ基板10において、基板辺111には、定電圧、変調画像信号、各種駆動信号などが入力されるアルミニウム膜等の金属膜、金属シリサイド膜、あるいはITO膜等の導電膜からなる多数の端子102が構成され、これらの端子102からは、走査線駆動回路101およびデータ線駆動回路104を駆動するためのアルミニウム膜等の低抵抗な金属膜などからなる複数の配線109がそれぞれ引き回されている。

【0047】

画像表示領域10aの周辺領域(図5(A)の額縁領域100b)のうち、画像表示領域10aに対してY方向で隣接する領域には、シフトレジスタ回路101b、シフトレジスタ回路101bから出力された信号に基づいて動作するアナログスイッチを備えたサンプルホールド回路101c、および6相に展開された各画像信号に対応する6本の画像信号線101dなどを備えるデータ線駆動回路101が形成されている。

【0048】

データ線駆動回路101において、シフトレジスタ回路101bやサンプルホールド回路101cなどは、データ線6aおよびそれに接続する画素列に対して1対1の関係にある。

【0049】

すなわち、図7に示すように、1本のデータ線6a毎に、サンプルホールド回路101cが形成されている。また、シフトレジスタ回路101bでは、1本のデータ線6aに対して、1つのインバータ、2つのクロックドインバータ、およびレベルシフタが形成され、1つのインバータ、2つのクロックドインバータ、およびレベルシフタによって単位回路101eが構成されている。

【0050】

このように構成したTFTアレイ基板10において、6本の画像信号線101dと、サンプルホールド回路101cへの多数の配線101fとは、図8(A)に示すように、多数の配線が所定のピッチで平行に延びた構造になっており、各交差部分で電氣的に接続されている。

【0051】

このような電氣的な接続を行うにあたって、本形態では、6本の画像信号線101dを構成する第1の導電膜210と、サンプルホールド回路101cへの配線101fを構成する第2の導電膜230とは、図8(B)、(C)に示すように、層間絶縁膜220のコンタクトホール221を介して電氣的に接続することができる。また、実施の形態1で説明したように、第1の導電膜210(画像信号線101d)と、第2の導電膜230(サンプルホールド回路101cへの配線101f)とをコンタクトホール221の底部222の一部でのみ接触させている。このため、第2の導電膜230(サンプルホールド回路101cへの配線101f)の幅をコンタクトホール221全体を余裕をもって覆うような寸法よりも狭くすることができる。従って、設計ルールによって定まる第2の導電膜230同士(サンプルホールド回路101cへの配線101f同士)の間隔 α を狭めなくても、第2の導電膜230同士(サンプルホールド回路101cへの配線101f同士)のピッチ β を狭めることができる。それ故、画素数の増加などに対応することができる。

【0052】

(画像表示領域の説明)

図9は、本発明に係る液晶装置100において画像表示領域10aを構成するためにマトリクス状に形成された複数の画素における各種素子、配線などの等価回路図である。

【0053】

図9に示すように、液晶装置100の画像表示領域10aにおいて、マトリクス状に形成された複数の画素100aの各々には、画素電極9a、および画素電極9aを制御するための画素スイッチング用のTFT30が形成されており、画

素信号を供給するデータ線 6 a が当該 T F T 3 0 のソースに電氣的に接続されている。データ線 6 a に書き込む画素信号 S 1、S 2・・・S n は、この順に線順次に供給する。また、T F T 3 0 のゲートには走査線 3 a が電氣的に接続されており、所定のタイミングで、走査線 3 a にパルス的に走査信号 G 1、G 2・・・G m を、この順に線順次で印加するように構成されている。画素電極 9 a は、T F T 3 0 のドレインに電氣的に接続されており、スイッチング素子である T F T 3 0 を一定期間だけそのオン状態とすることにより、データ線 6 a から供給される画素信号 S 1、S 2・・・S n を各画素に所定のタイミングで書き込む。このようにして画素電極 9 a を介して液晶に書き込まれた所定レベルの画素信号 S 1、S 2、・・・S n は、図 5 (B) を参照して説明した対向基板 2 0 の対向電極 2 1 との間で一定期間保持される。

【0054】

ここで、T F T アレイ基板 1 0 には、保持された画素信号がリークするのを防ぐことを目的に、画素電極 9 a と対向電極 2 1 との間に形成される液晶容量と並列に蓄積容量 7 0 (キャパシタ) を付加することがある。この蓄積容量 7 0 によって、画素電極 9 a の電圧は、例えば、ソース電圧が印加された時間よりも 3 桁も長い時間だけ保持される。これにより、電荷の保持特性は改善され、コントラスト比の高い表示を行うことのできる液晶装置 1 0 0 が実現できる。なお、蓄積容量 7 0 を形成する方法としては、容量を形成するための配線である容量線 3 b との間に形成する場合、あるいは前段の走査線 3 a との間に形成する場合もいずれであってもよい。

【0055】

(T F T アレイ基板の構成)

図 1 0 は、T F T アレイ基板において相隣接する画素の平面図である。図 1 1 は、図 1 0 の A-A' 線に相当する位置での断面、および T F T アレイ基板と対向基板との間に液晶を封入した状態の断面を示す説明図である。

【0056】

図 1 0 において、T F T アレイ基板 1 0 上には、複数の透明な I T O (I n d i u m T i n O x i d e) 膜からなる画素電極 9 a がマトリクス状に形成さ

れ、これら画素電極 9 a に対して画素スイッチング用の TFT 30 がそれぞれ接続している。また、画素電極 9 a の縦横の境界に沿って、データ線 6 a、走査線 3 a、および容量線 3 b が形成され、TFT 30 は、データ線 6 a および走査線 3 a に対して接続している。すなわち、データ線 6 a は、コンタクトホールを介して TFT 30 の高濃度ソース領域 1 d に電氣的に接続し、走査線 3 a は、その突出部分が TFT 30 のゲート電極を構成している。蓄積容量 70 は、画素スイッチング用の TFT 30 を形成するための半導体膜 1 a の延設部分 1 f を導電化したものを下電極とし、この下電極 41 に容量線 3 b が上電極として重なった構造になっている。

【0057】

図 11 に示すように、TFT アレイ基板 10 では、その基体として透明基板 10 b が用いられ、この透明基板 10 b の表面には、厚さが 300 nm～500 nm のシリコン酸化膜（絶縁膜）からなる下地保護膜 11 が形成され、この下地保護膜 11 の表面には、厚さが 30 nm～100 nm の島状の半導体膜 1 a が形成されている。半導体膜 1 a の表面には、厚さが約 50～150 nm のシリコン酸化膜からなるゲート絶縁膜 2 が形成され、このゲート絶縁膜 2 の表面に、厚さが 300 nm～800 nm の走査線 3 a が形成されている。半導体膜 1 a のうち、走査線 3 a に対してゲート絶縁膜 2 を介して対峙する領域がチャネル領域 1 a' になっている。このチャネル領域 1 a' に対して一方側には、低濃度ソース領域 1 b および高濃度ソース領域 1 d を備えるソース領域が形成され、他方側には低濃度ドレイン領域 1 c および高濃度ドレイン領域 1 e を備えるドレイン領域が形成されている。

【0058】

画素スイッチング用の TFT 30 の表面側には、厚さが 300 nm～800 nm のシリコン酸化膜からなる層間絶縁膜 4 が形成され、この層間絶縁膜 4 の表面には、厚さが 100 nm～300 nm のシリコン窒化膜からなる層間絶縁膜 5 が形成されている。層間絶縁膜 4 の表面には、厚さが 300 nm～800 nm のデータ線 6 a が形成され、このデータ線 6 a は、層間絶縁膜 4 に形成されたコンタクトホールを介して高濃度ソース領域 1 d に電氣的に接続している。層間絶縁膜

4の表面にはデータ線6aと同時形成されたドレイン電極6bが形成され、このドレイン電極6bは、層間絶縁膜4に形成されたコンタクトホールを介して高濃度ドレイン領域1eに電氣的に接続している。

【0059】

層間絶縁膜5の上層には、透光性の感光性樹脂からなる凹凸形成層13aが所定のパターンで形成されている。また、凹凸形成層13aの表面には、透光性の感光性樹脂からなる上層絶縁膜7aが形成され、この上層絶縁膜7aの表面には、アルミニウム膜などからなる光反射膜8aが形成されている。従って、光反射膜8aの表面には、凹凸形成層13aの凹凸が反映されて凹凸パターン8gが形成され、この凹凸パターン8gは、エッジのない、なだらかな形状になっている。なお、図10には、凹凸形成層13aの平面形状については、六角形で表してあるが、その形状については、円形や八角形など、種々の形状のものを採用することができる。

【0060】

また、光反射膜8aの上層には画素電極9aが形成されている。画素電極9aは、光反射膜8aの表面に直接、積層されてもよい。また、画素電極9aは、上層絶縁膜7a、凹凸形成層13a、層間絶縁膜5に形成されたコンタクトホールを介してドレイン電極6bに電氣的に接続している。

【0061】

ここで、光反射膜8aには、画素電極9aと平面的に重なる領域の一部に矩形の光透過窓8dが形成されこの光透過窓8dに相当する部分には、ITOからなる画素電極9aは存在するが、光反射膜8aは存在しない。

【0062】

画素電極9aの表面側にはポリイミド膜からなる配向膜12が形成されている。この配向膜12は、ポリイミド膜に対してラビング処理が施された膜である。

【0063】

なお、高濃度ドレイン領域1eからの延設部分1f（下電極）に対しては、ゲート絶縁膜2aと同時形成された絶縁膜（誘電体膜）を介して容量線3bが上電極として対向することにより、蓄積容量70が構成されている。

【0064】

このように、本形態の液晶装置100では、透明な画素電極9aの第1の光反射膜8aが形成されているため、対向基板20側から入射した光をTFTアレイ基板10側で反射し、対向基板10側から出射された光によって画像を表示する（反射モード）。また、TFTアレイ基板10の裏面側に配置されたバックライト装置（図示せず）から出射された光のうち、光反射膜8aが形成されていない光透過窓8dに向かう光は、光透過窓8dを介して対向基板20側に透過するので、透過モードでの表示も可能である。

【0065】

なお、TFT30は、好ましくは上述のようにLDD構造をもつが、低濃度ソース領域1b、および低濃度ドレイン領域1cに相当する領域に不純物イオンの打ち込みを行わないオフセット構造を有していてもよい。また、TFT30は、ゲート電極（走査線3aの一部）をマスクとして高濃度で不純物イオンを打ち込み、自己整合的に高濃度のソースおよびドレイン領域を形成したセルフアライン型のTFTであってもよい。

【0066】

また、本形態では、TFT30のゲート電極（走査線3a）をソースドレイン領域の間に1個のみ配置したシングルゲート構造としたが、これらの間に2個以上のゲート電極を配置してもよい。この際、各々のゲート電極には同一の信号が印加されるようにする。このようにデュアルゲート（ダブルゲート）、あるいはトリプルゲート以上でTFT30を構成すれば、チャネルとソースドレイン領域の接合部でのリーク電流を防止でき、オフ時の電流を低減することが出来る。これらのゲート電極の少なくとも1個をLDD構造或いはオフセット構造にすれば、さらにオフ電流を低減でき、安定したスイッチング素子を得ることが出来る。

【0067】

このように、図8を参照して説明した領域以外でも、TFT30のソース領域1dとデータ線6aとの電気的な接続、TFT30のドレイン領域1eとドレイン電極6bとの電気的な接続、およびドレイン電極6bと画素電極9aとの電気

的な接続にも、層間絶縁膜に形成したコンタクトホールを介しての電気的な接続が行われている。従って、このような電気的な接続部分に対しても本発明を適用することができる。

【0068】

(対向基板 20 の構成)

対向基板 20 では、TFT アレイ基板 10 に形成されている画素電極 9a の縦横の境界領域と対向する領域にブラックマトリクス、あるいはブラックストライプなどと称せられる遮光膜 23 が形成され、その第 2 のには、ITO 膜からなる対向電極 21 が形成されている。また、対向電極 21 の第 2 のには、ポリイミド膜からなる配向膜 22 が形成され、この配向膜 22 は、ポリイミド膜に対してラビング処理が施された膜である。

【0069】

(駆動回路の構成)

再び図 5 (A) において、本形態の液晶装置 100 では、TFT アレイ基板 10 の表面側のうち、画像表示領域 10a の周辺領域を利用してデータ線駆動回路 101 および走査線駆動回路 104 などの周辺回路が形成されている。データ線駆動回路 101 および走査線駆動回路 104 は、基本的には、図 12 および図 13 に示す N チャネル型の TFT と P チャネル型の TFT とによって構成されている。

【0070】

図 12 は、走査線駆動回路 104 およびデータ線駆動回路 101 等の周辺回路を構成する TFT の構成を示す平面図である。図 13 は、この周辺回路を構成する TFT を図 12 の B-B' 線で切断したときの断面図である。

【0071】

図 12 および図 13 において、周辺回路を構成する TFT は、P チャネル型の TFT 180 と N チャネル型の TFT 190 とからなる相補型 TFT として構成されている。これらの駆動回路用の TFT 180、190 を構成する半導体膜 160 (図 7 には輪郭を点線で示す) は、透明基板 10b の下地保護膜 11 の表面に島状に形成されている。

【0072】

TFT180、190には、高電位線171と低電位線172がコンタクトホール163、164を介して、半導体膜160のソース領域に電氣的にそれぞれ接続されている。また、入力配線166は、共通のゲート電極165にそれぞれ接続されており、出力配線167は、コンタクトホール168、169を介して、半導体膜160のドレイン領域に電氣的にそれぞれ接続されている。

【0073】

このような周辺回路領域も、画像表示領域10aと同様なプロセスを経て形成されるため、周辺回路領域にも、層間絶縁膜4、5およびゲート絶縁膜2が形成されている。また、駆動回路用のTFT180、190も、画素スイッチング用のTFT30と同様、LDD構造を有しており、チャネル形成領域181、191の両側には、高濃度ソース領域182、192および低濃度ソース領域183、193からなるソース領域と、高濃度ドレイン領域184、194および低濃度ドレイン領域185、195からなるドレイン領域とを備えている。

【0074】

このように、駆動回路においても、高電位線171と低電位線172のソース領域への電氣的な接続、および出力配線167とドレイン領域との電氣的な接続にも、層間絶縁膜に形成したコンタクトホールを介しての電氣的な接続が行われているので、このような電氣的な接続部分に本発明を適用してもよい。

【0075】**[その他の適用例]**

上記形態では、半導体装置として、アクティブマトリクス型電気光学装置に用いるTFTアレイ基板に本発明を適用した例に説明したが、画素スイッチング用素子として、薄膜ダイオード素子を用いたアクティブマトリクス型電気光学装置の素子基板（半導体装置）に本発明を適用してもよい。

【0076】

また、液晶以外の電気光学物質を用いた電気光学装置、例えば、図14を参照して以下に説明する有機エレクトロルミネッセンス表示装置に用いるTFTアレイ基板、あるいは電気光学装置以外の半導体装置の製造などに本発明を適用して

もよい。

【0077】

図14は、電荷注入型の有機薄膜エレクトロルミネセンス素子を用いたアクティブマトリクス型電気光学装置のブロック図である。

【0078】

図14において、電気光学装置100p（半導体装置）は、有機半導体膜に駆動電流が流れることによって発光するEL（エレクトロルミネッセンス）素子、またはLED（発光ダイオード）素子などの発光素子をTFTで駆動制御するアクティブマトリクス型の表示装置であり、このタイプの電気光学装置に用いられる発光素子はいずれも自己発光するため、バックライトを必要とせず、また、視野角依存性が少ないなどの利点がある。

【0079】

ここに示す電気光学装置100pでは、TFTアレイ基板10p上に、複数の走査線3pと、走査線3pの延設方向に対して交差する方向に延設された複数のデータ線6pと、これらのデータ線6pに並列する複数の共通給電線23pと、データ線6pと走査線3pとの交差点に対応する画素領域15pとが構成されている。データ線6pに対しては、シフトレジスタ、レベルシフタ、ビデオライン、アナログスイッチを備えるデータ側駆動回路101pが構成されている。走査線3pに対しては、シフトレジスタおよびレベルシフタを備える走査側駆動回路104pが構成されている。

【0080】

また、画素領域15pの各々には、走査線3pを介して走査信号がゲート電極に供給される第1のTFT31p（半導体素子）と、この第1のTFT31pを介してデータ線6pから供給される画像信号を保持する保持容量33p（薄膜キャパシタ素子）と、この保持容量33pによって保持された画像信号がゲート電極に供給される第2のTFT32p（半導体素子）と、第2のTFT32pを介して共通給電線23pに電氣的に接続したときに共通給電線23pから駆動電流が流れ込む発光素子40pとが構成されている。発光素子40pでは、図示を省略するが、画素電極の第2のに正孔注入層、有機エレクトロルミネッセンス材料

層としての有機半導体膜、リチウム含有アルミニウム、カルシウムなどの金属膜からなる対向電極が積層されている。

【0081】

このような電気光学装置でも、データ側駆動回路 101 p から複数のデータ線 6 p が所定のピッチで引き出され、走査側駆動回路 104 p から複数の走査線 3 p が所定のピッチで引き出されているので、コンタクトホールを介しての電気的な接続が採用されている。従って、このような電気的な接続部分に対しても、本発明を適用すればよい。

【0082】

[電気光学装置の電子機器への適用]

本発明に係る液晶装置 100 などの電気光学装置は、各種の電子機器の表示部として用いることができるが、その一例を、図 15 (A)、(B) を参照して説明する。

【0083】

図 15 (A) は、本発明に係る電子機器の一実施形態であるモバイル型のパーソナルコンピュータを示している。ここに示すパーソナルコンピュータ 80 は、キーボード 81 を備えた本体部 82 と、液晶表示ユニット 83 とを有する。液晶表示ユニット 83 は、前述した液晶装置 100 を含んで構成される。

【0084】

図 15 (B) は、本発明に係る電子機器の他の実施形態である携帯電話機を示している。ここに示す携帯電話機 90 は、複数の操作ボタン 91 と、前述した液晶装置 100 からなる表示部とを有している。

【図面の簡単な説明】

【図 1】 (A)、(B)、(C) はそれぞれ、本発明の実施の形態 1 に係る半導体装置の要部の構成を示す平面図、I A-I A' 断面図、および I B-I B' 断面図である。

【図 2】 (A)、(B)、(C) はそれぞれ、本発明の実施の形態 2 に係る半導体装置の要部の構成を示す平面図、II A-II A' 断面図、および II B-II B' 断面図である。

【図 3】 本発明の実施の形態 3 に係る半導体装置の要部の構成を示す平面図である。

【図 4】 (A)、(B)、(C) はそれぞれ、本発明の実施の形態 4 に係る半導体装置の要部の構成を示す平面図、IVA-IVA' 断面図、およびIVB-IVB' 断面図である。

【図 5】 (A)、(B) はそれぞれ、本発明の実施の形態 1 に係る液晶装置をその上に形成された各構成要素と共に対向基板の側から見た平面図、および図 5 (A) のH-H' 断面図である。

【図 6】 図 5 に示す液晶装置に用いた T F T アレイ基板の構成を模式的に示すブロック図である。

【図 7】 図 6 に示すデータ線駆動回路の説明図である。

【図 8】 (A)、(B)、(C) はそれぞれ、図 5 に示す液晶装置において配線同士をコンタクトホールを介して電氣的に接続した状態を示す平面図、VIA-VIA' 断面図、およびVIB-VIB' 断面図である。

【図 9】 図 6 の画像表示領域にマトリクス状に形成された複数の画素における各種素子、配線などの等価回路図である。

【図 10】 図 9 に示す画素の平面図である。

【図 11】 図 10 の A-A' 線に相当する位置で切断したときの断面図である。

【図 12】 図 5 に示す駆動回路の平面図である。

【図 13】 図 12 に示す駆動回路用の T F T の断面図である。

【図 14】 電荷注入型の有機薄膜エレクトロルミネセンス素子を用いたアクティブマトリクス型電気光学装置のブロック図である。

【図 15】 (A)、(B) はそれぞれ、本発明に係る液晶装置を用いたモバイル型のパーソナルコンピュータを示す説明図、および携帯電話機の説明図である。

【図 16】 (A)、(B)、(C) はそれぞれ、従来の半導体装置の要部の構成を示す平面図、XVIA-XVIA' 断面図、およびXVIB-XVIB' 断面図である。

【符号の説明】

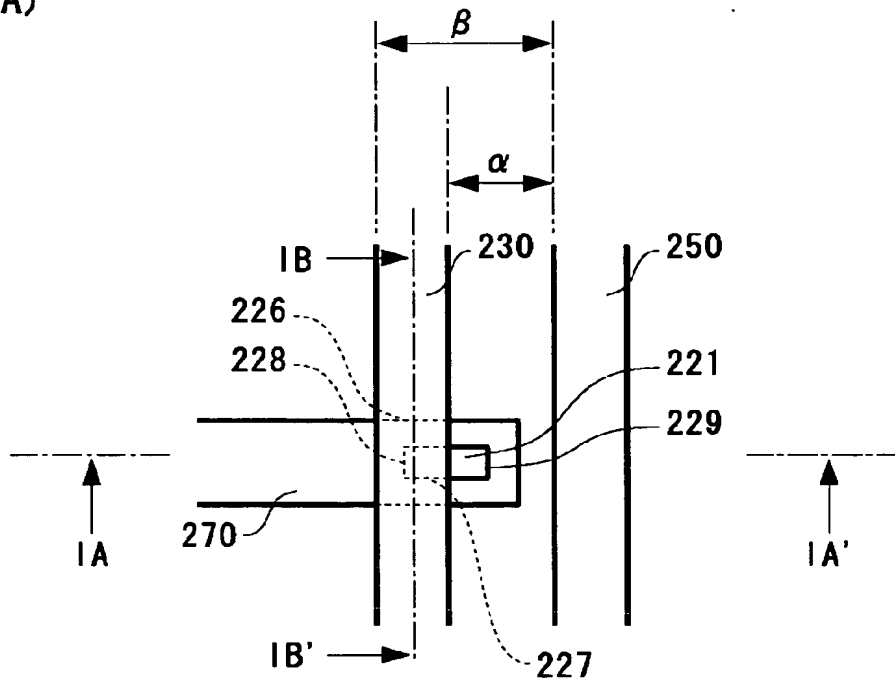
1 a、1 g、160 半導体膜、3 a 走査線、3 b 容量線、6 a データ線、6 b ドレイン電極、9 a 画素電極、10 TFTアレイ基板、10 a 画像表示領域、20 対向基板、21 対向電極、30 画素スイッチング用のTFT、70 蓄積容量、100 液晶装置（電気光学装置）、101 データ線駆動回路、104 走査線駆動回路、210 第1の導電膜、220 層間絶縁膜、221 コンタクトホール、222 コンタクトホールの底部、230 第2の導電膜、240 基板、250 隣接する第2の導電膜、260 隣接する第1の導電膜

【書類名】

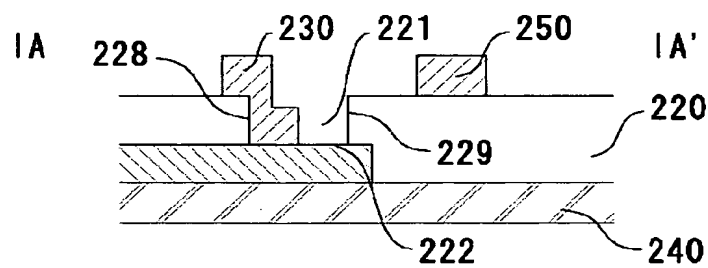
図面

【図 1】

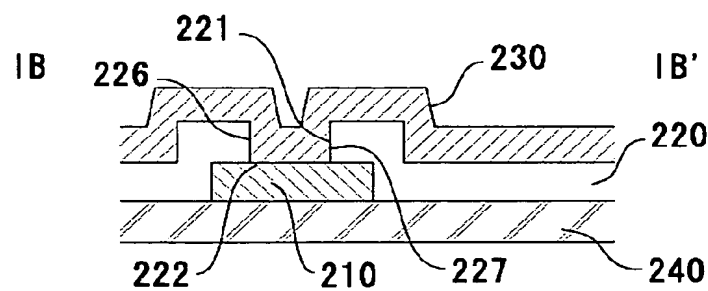
(A)



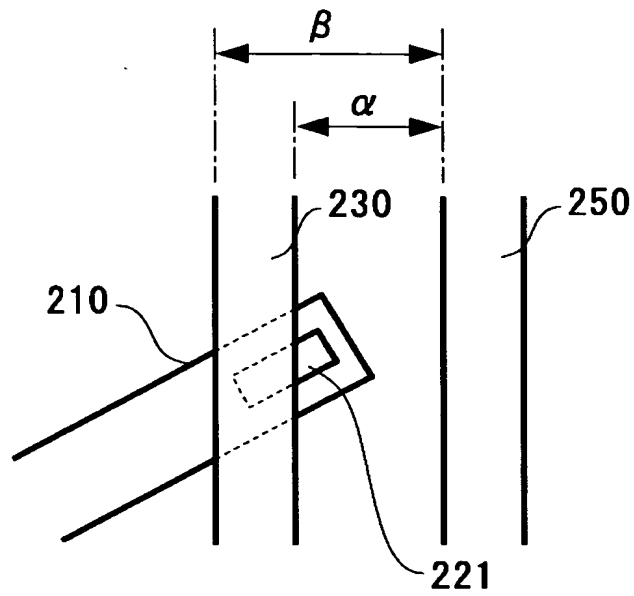
(B)



(C)

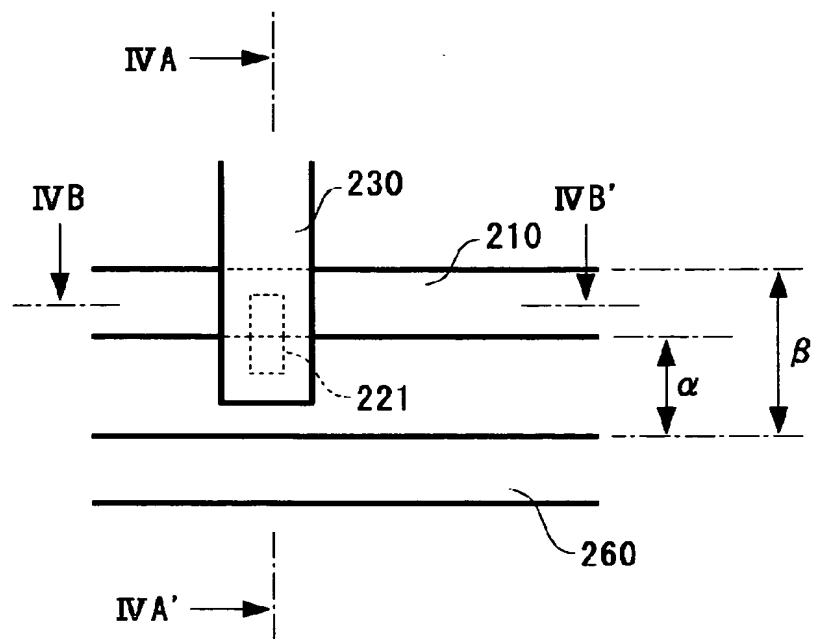


【図 3】

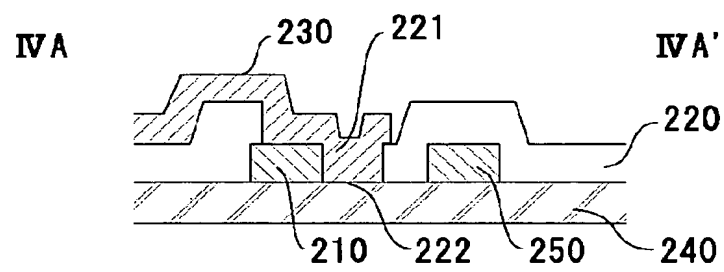


【図 4】

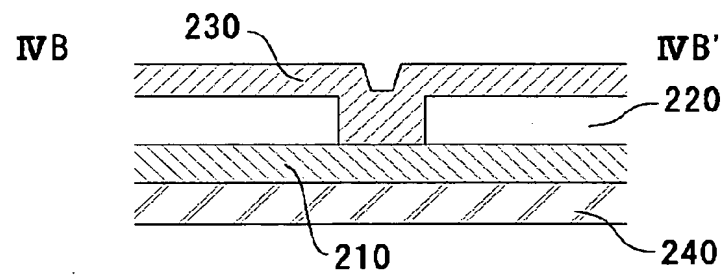
(A)



(B)

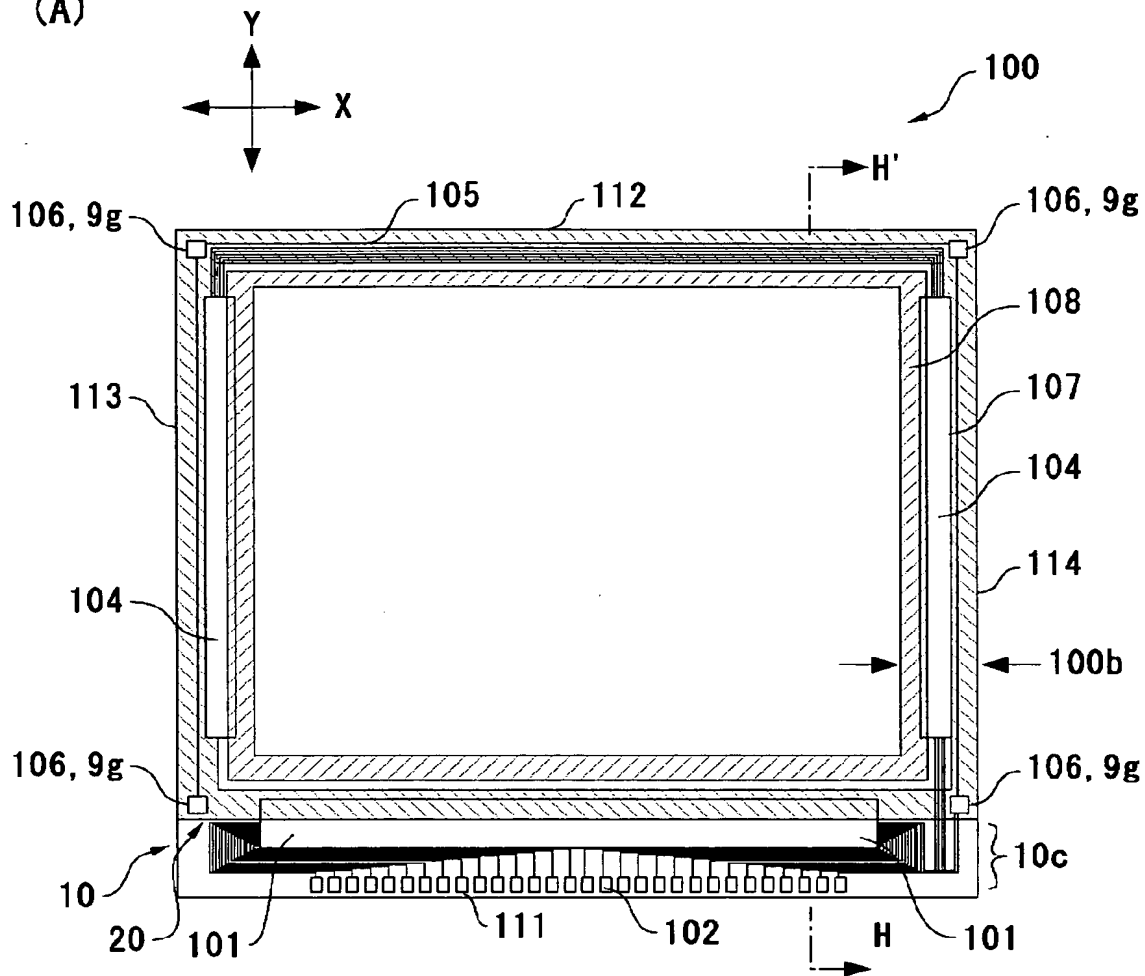


(C)

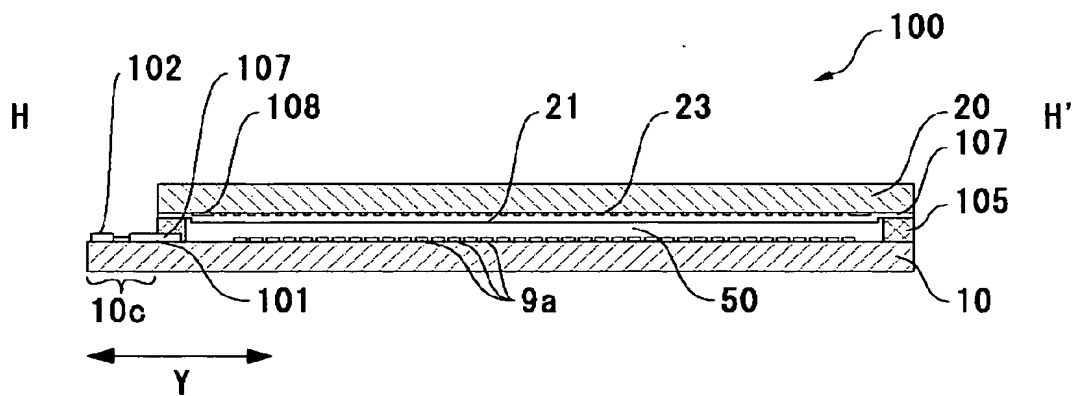


【図 5】

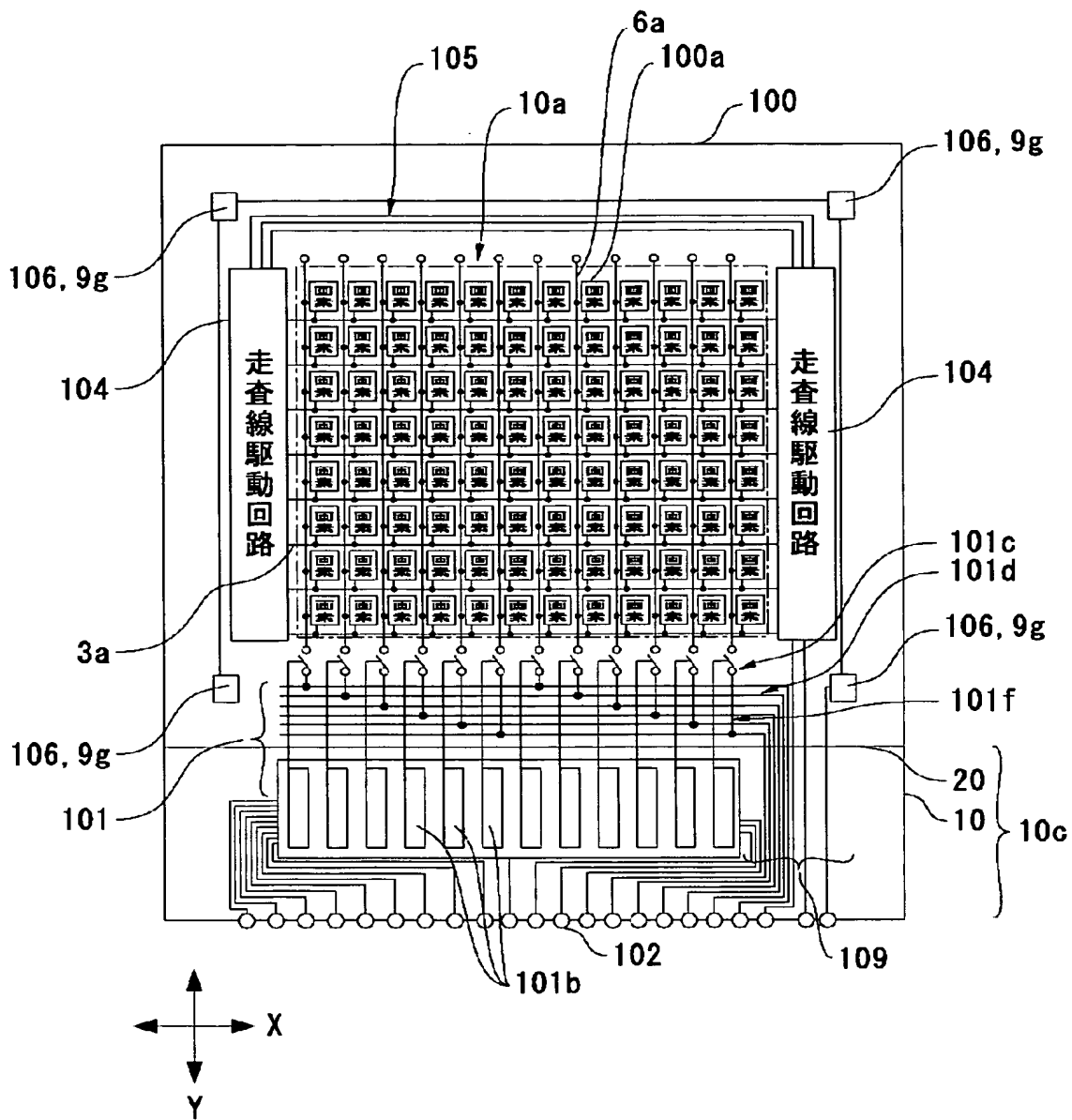
(A)



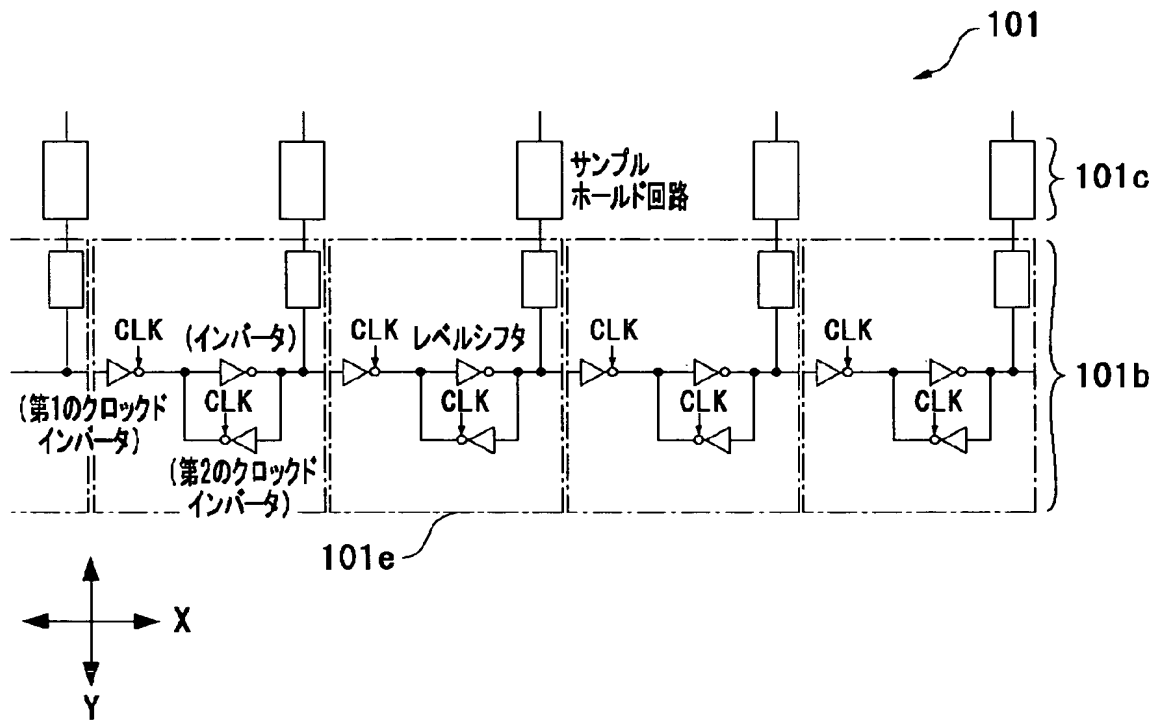
(B)



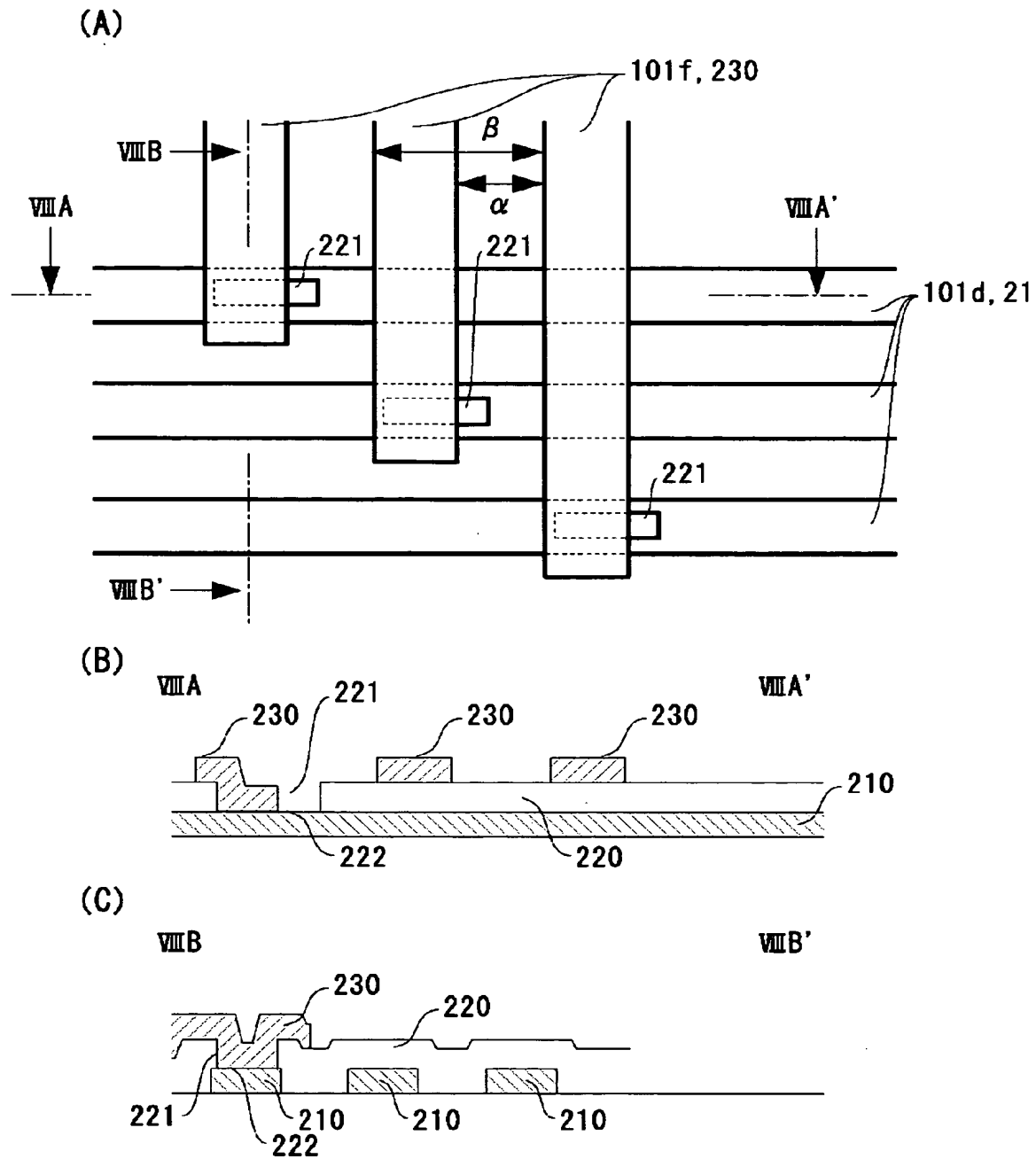
【図 6】



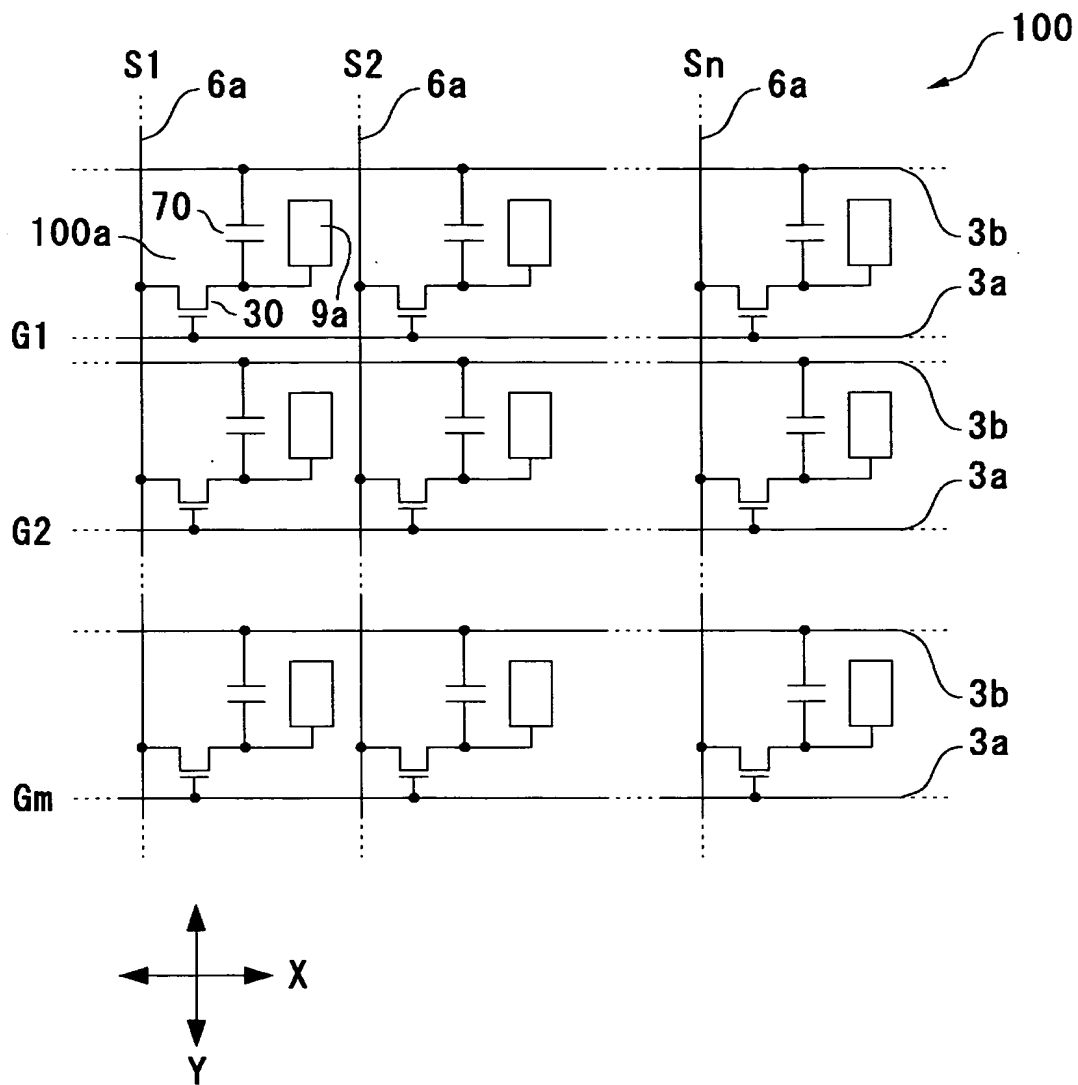
【図 7】



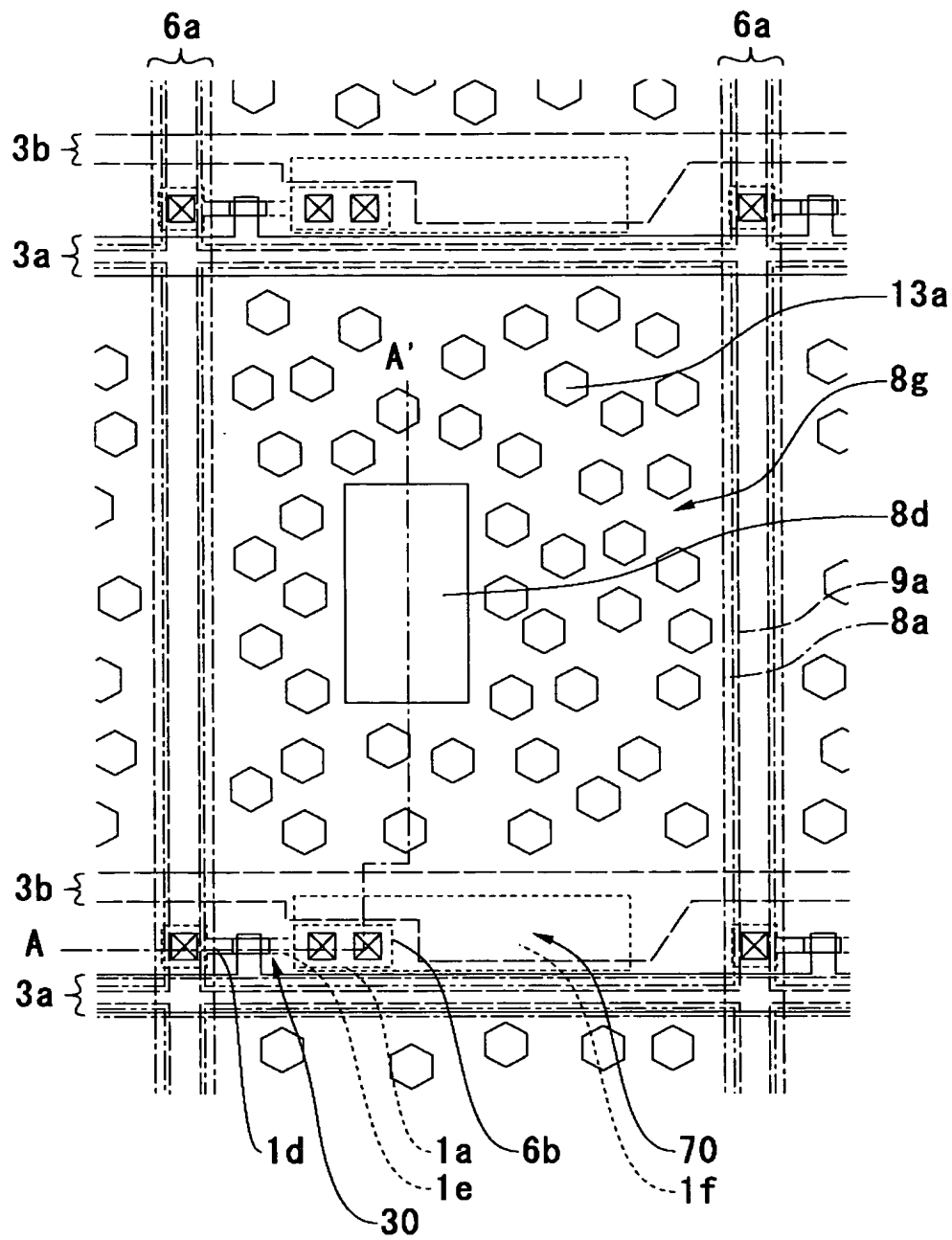
【図 8】



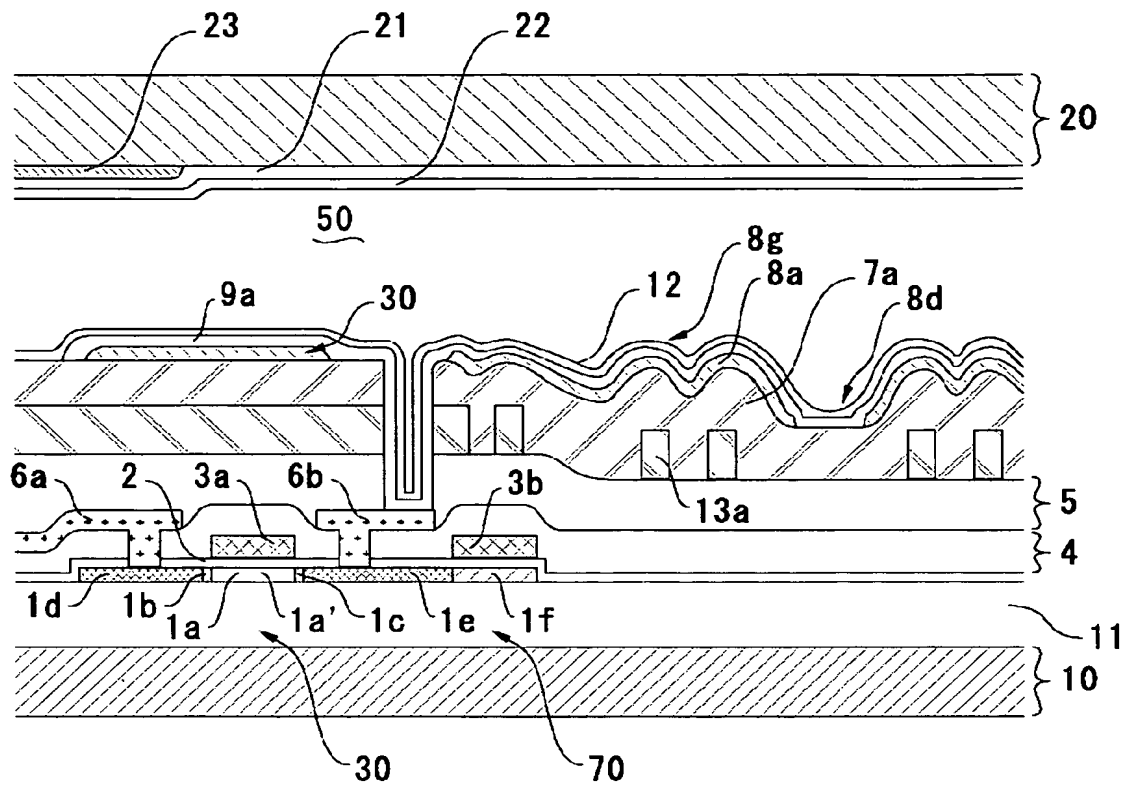
【図 9】



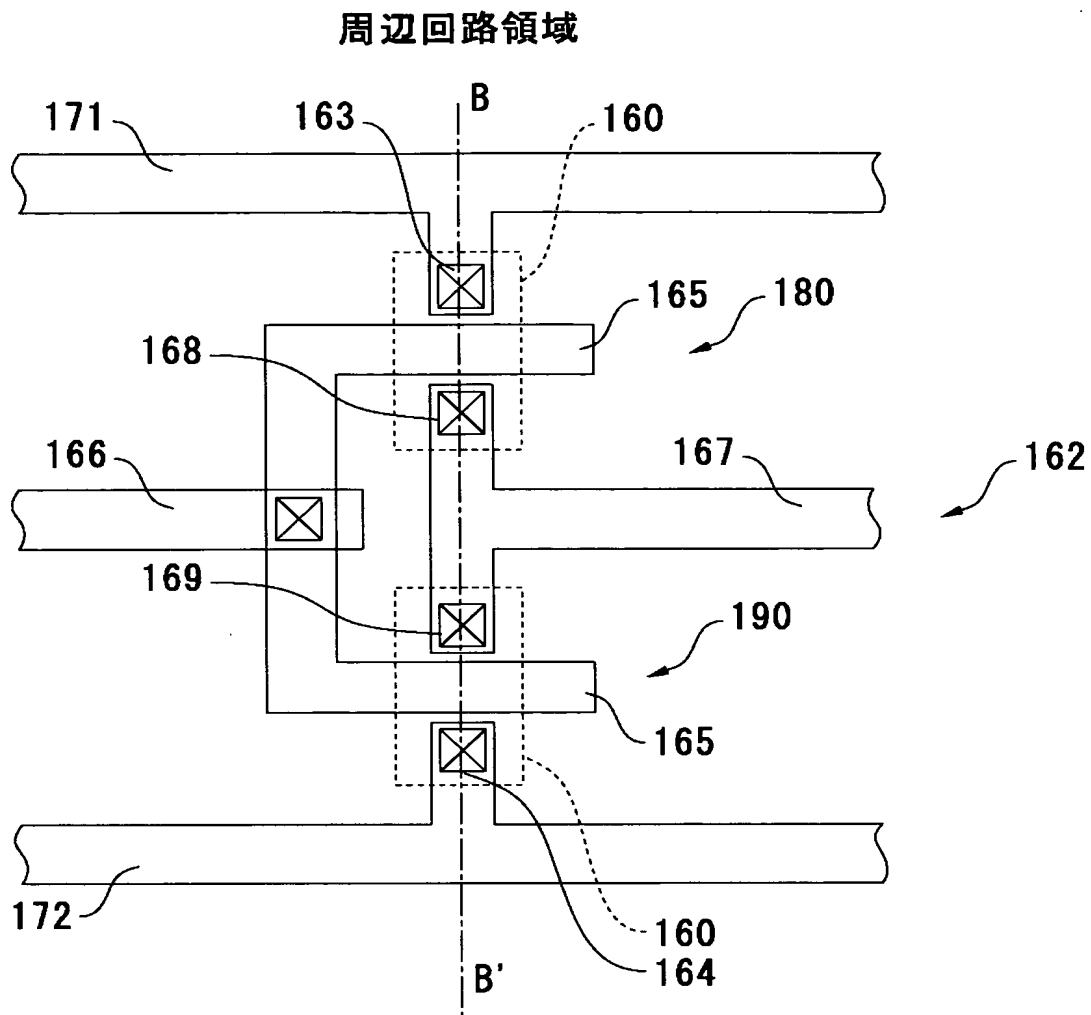
【図 10】



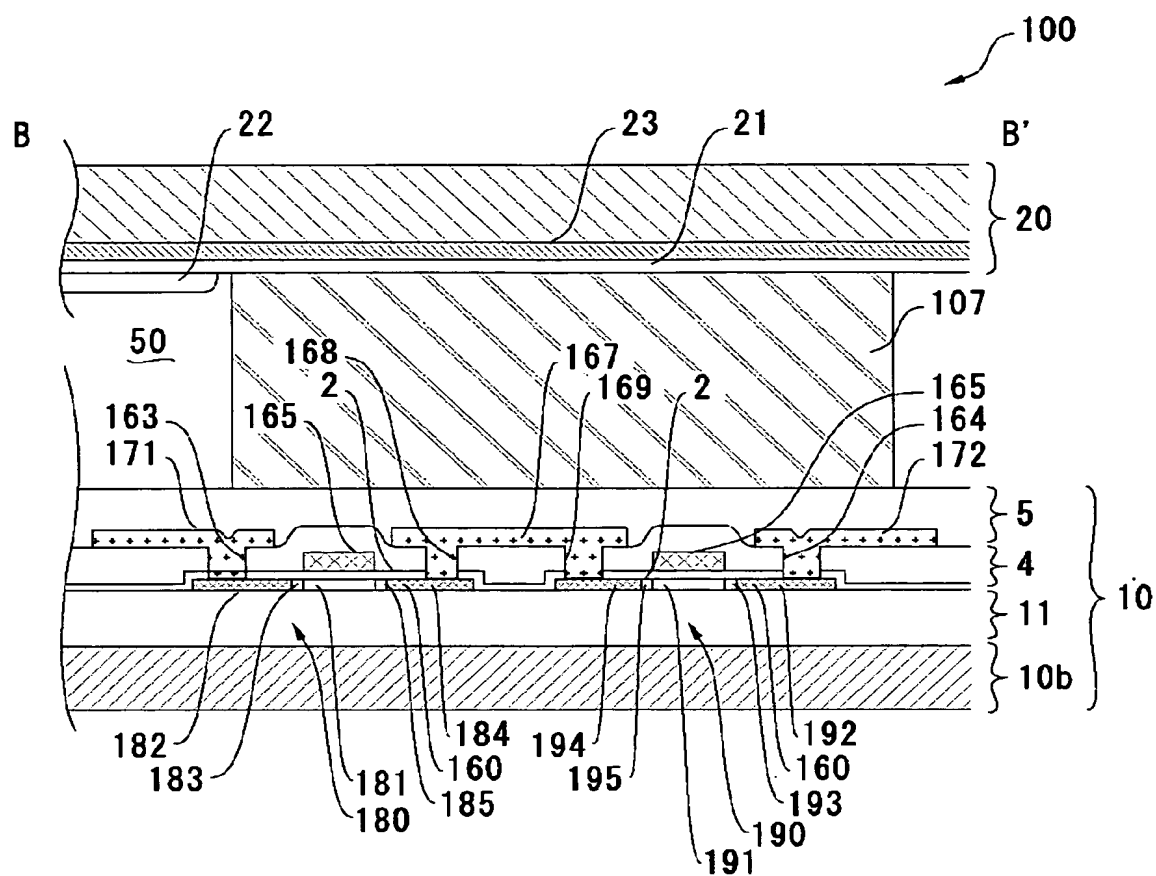
【図 11】



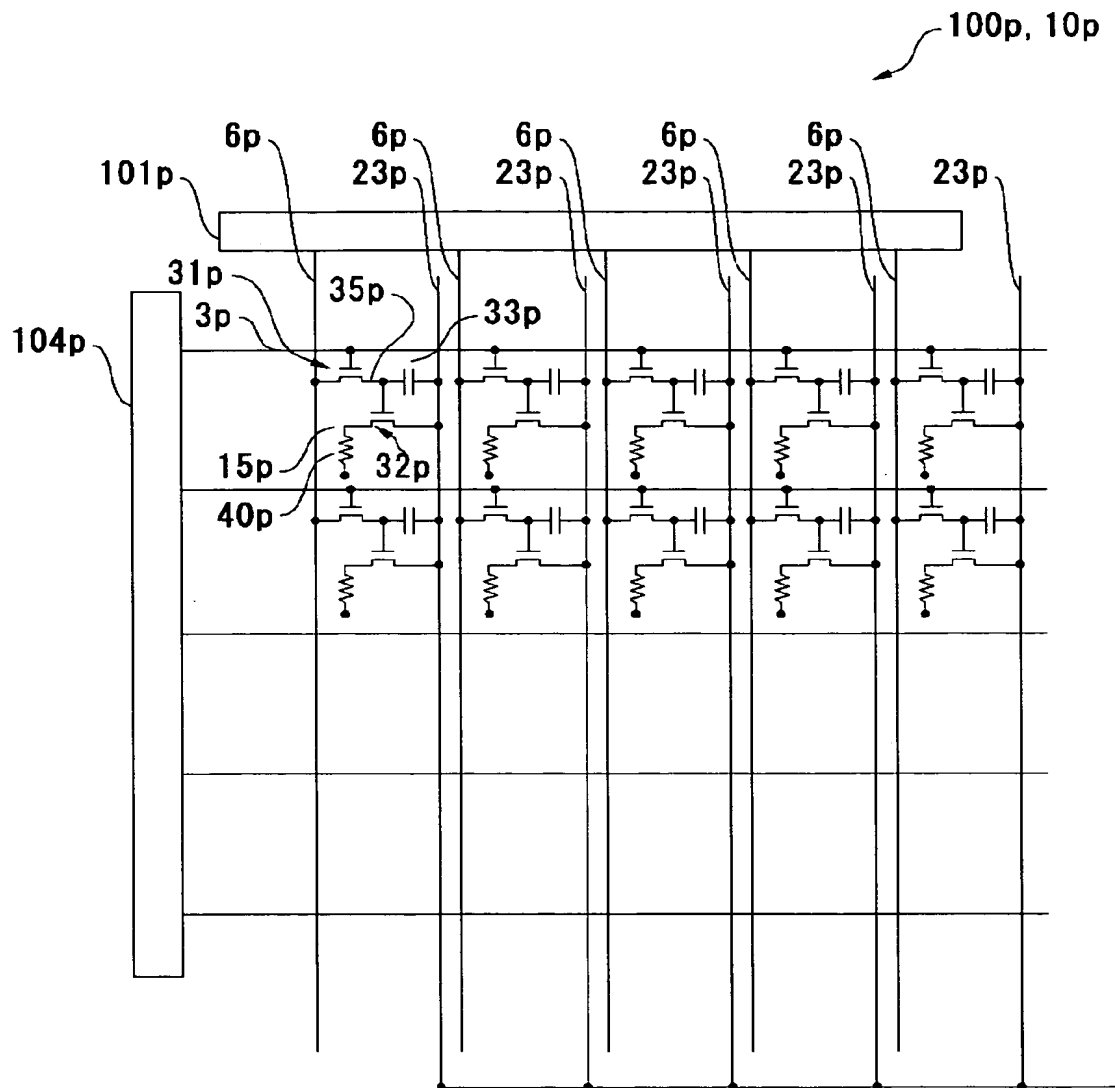
【図 12】



【図 13】

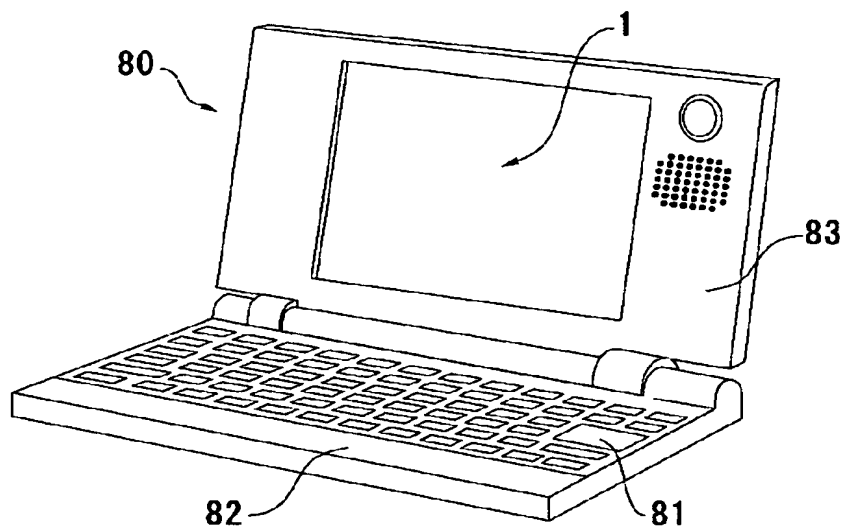


【図 14】

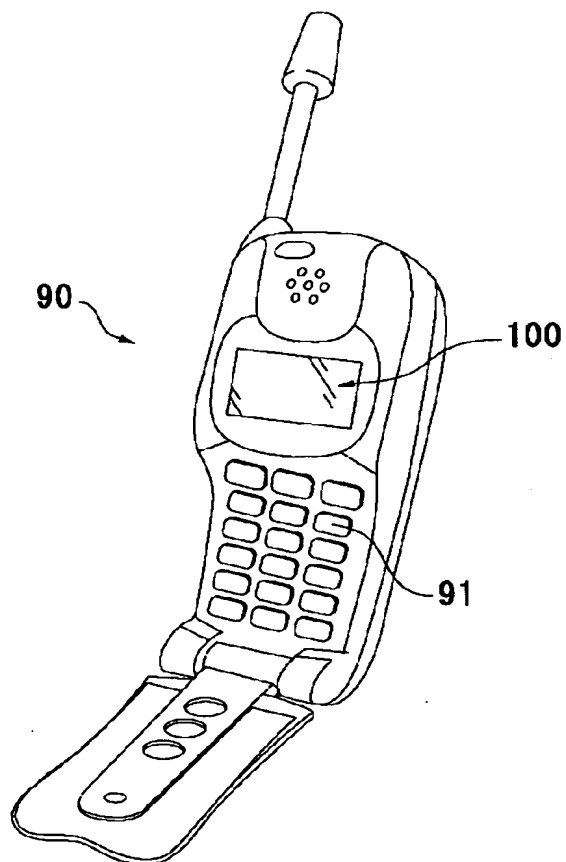


【図 15】

(A)

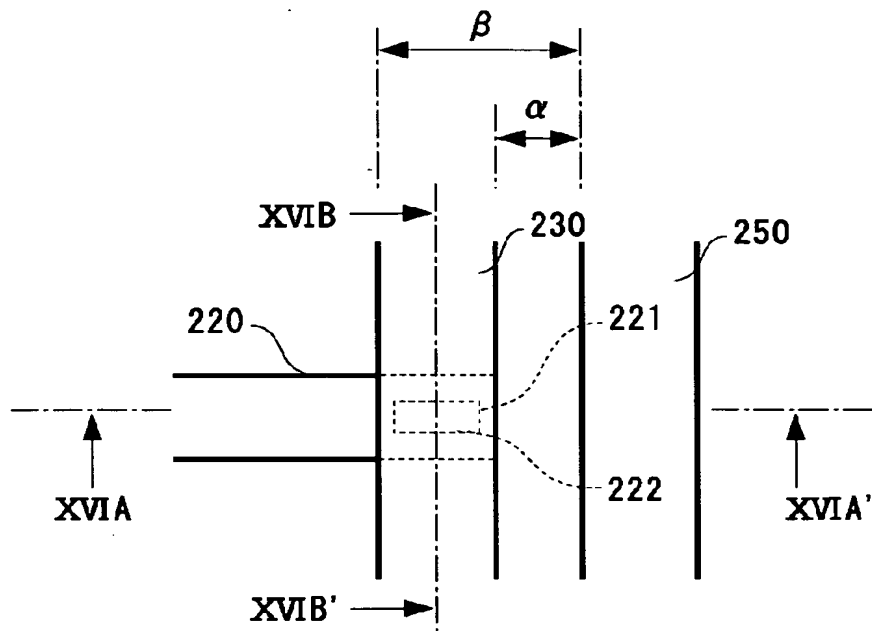


(B)

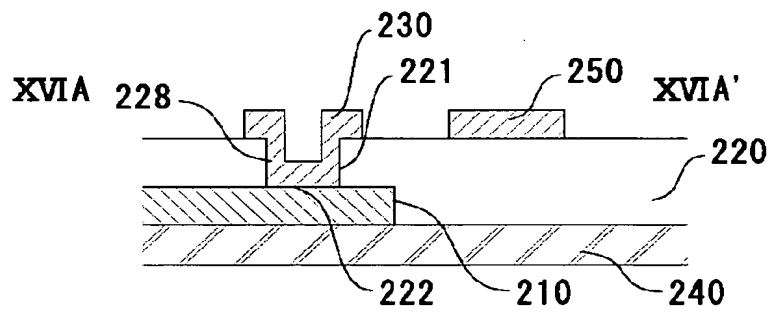


【図 16】

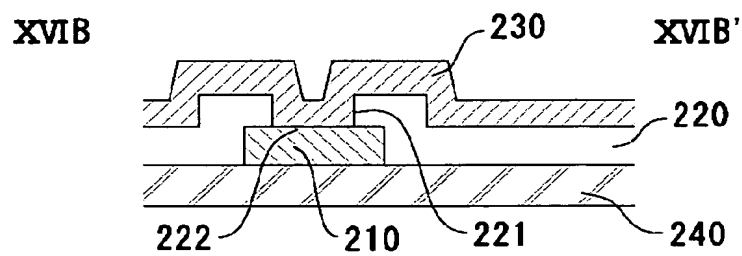
(A)



(B)



(C)



【書類名】 要約書

【要約】

【課題】 設計ルールを変更しなくても、配線ピッチを狭くできるなど、パターンレイアウトの高集積化を図ることのできる半導体装置、この半導体装置を用いた電気光学装置、および電子機器を提供すること。

【解決手段】 半導体装置では、第1の導電膜210、この第1の導電膜210と平面的に重なる位置にコンタクトホール221が形成された層間絶縁膜220、およびコンタクトホール221を介して第1の導電膜210に電氣的に接続する第2の導電膜230が基板240上にこの順に積層されている。第1の導電膜210は、コンタクトホール221全体に平面的に重なるように形成されている一方、第2の導電膜230はコンタクトホール221の一部に平面的に重なるように形成され、第1の導電膜210と第2の導電膜230とは、コンタクトホール221の底部222の一部でのみ接触している。

【選択図】 図1

認定・付加情報

特許出願の番号	特願 2003-085529
受付番号	50300493009
書類名	特許願
担当官	第二担当上席 0091
作成日	平成15年 3月27日

<認定情報・付加情報>

【提出日】	平成15年 3月26日
-------	-------------

次頁無

特願 2 0 0 3 - 0 8 5 5 2 9

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 2 3 6 9]

1. 変更年月日	1 9 9 0 年 8 月 2 0 日
[変更理由]	新規登録
住 所	東京都新宿区西新宿 2 丁目 4 番 1 号
氏 名	セイコーエプソン株式会社